

⑫ 公開特許公報(A)

平1-103053

⑪ Int.Cl.⁴

H 04 M 1/00

識別記号

庁内整理番号

J-7608-5K

⑬ 公開 平成1年(1989)4月20日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 音量制御回路

⑮ 特 願 昭62-259990

⑯ 出 願 昭62(1987)10月15日

⑰ 発 明 者 三 浦 聡 宮城県仙台市一番町2丁目2番13号 富士通東北デジタル・テクノロジー株式会社内

⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 井 桁 貞一

明 細 書

1 発明の名称

音量制御回路

2 特許請求の範囲

ディジタル制御により入力信号(①)の音量の減衰量を可変する可変減衰手段(10)と、

前記可変減衰手段(10)に入力する該音量を漸増させるための制御信号(⑤)を漸増速度決定用クロック(③)に基づき計数出力する計数手段(20)と、

前記可変減衰手段(10)から出力される該音量の最大値を検出する最大値検出手段(30)と、

前記入力信号(①)の音量の漸増を開始する漸増開始信号(④)の立ち上り又は立ち下りエッジを検出するエッジ検出手段(40)と、

該音量の初期値を設定するためのクロックを切替えるクロック切替手段(50)とを備え、

前記可変減衰手段(10)の初期値を前記クロック切替手段(50)の第1の切替え側のマスタクロック

(④)で設定し、前記漸増開始信号(④)の立ち上り又は立ち下りエッジを検出した時点で切替えた第2の切替え側の漸増速度決定用クロック(③)を前記計数手段(20)で計数し、その出力により前記可変減衰手段(10)の減衰量を可変して前記入力信号(①)の音量を漸増させ、前記最大値検出手段(30)で該音量の最大値を検出した時点で漸増を停止することを特徴とする音量制御回路。

3 発明の詳細な説明

(概 要)

初期設定音量から最大値音量まで所定時間内に漸増させる制御を行う音量制御回路に関し、

音量の可変を制御する回路をディジタル化し大規模集積回路化すると共に、より正確で精度の高い音量制御回路を実現することを目的とし、

ディジタル制御により入力信号の音量の減衰量を可変する可変減衰手段と、可変減衰手段に入力する該音量を漸増させるための制御信号を漸増速度決定用クロックに基づき計数出力する計数手段

と、可変減衰手段が出力される該音量の最大値を検出する最大値検出手段と、入力信号の音量の漸増を開始する漸増開始信号の立ち上り又は立ち下りエッジを検出するエッジ検出手段と、該音量の初期値を設定するためのクロックを切替えるクロック切替手段とを備え、可変減衰手段の初期値をクロック切替手段の第1の切替え側のマスタクロックで設定し、漸増開始信号の立ち上り又は立ち下りエッジを検出した時点で切替えた第2の切替え側の漸増速度決定用クロックを計数手段で計数し、その出力により可変減衰手段の減衰量を可変して入力信号の音量を漸増させ、最大値検出手段で該音量の最大値を検出した時点で漸増を停止するように構成する。

(産業上の利用分野)

本発明は、初期設定音量から最大値音量まで所定時間内に漸増させる制御を行う音量制御回路に関する。

例えば、自動車電話機等で送受話器の長時間の

第3図に示す従来の音量制御回路1は2kHzのトーンを発生するトーン発振器7の出力音量①を制御する素子として電界効果トランジスタ(以下FETと称する)9を使用したものである。

FET9は低電圧(数ボルト以下)ではドレイン電流がオームの法則に従うため、可変抵抗素子(減衰器)として使用出来る。

尚、第3図中の符号8a, 8bはアナログスイッチであり、MPU2からの制御信号(例えば、漸増開始信号④、ミュート制御信号⑤等)でその開閉が制御される。

又、コンデンサC2と抵抗器R2は充放電回路を形成しており、電源電圧V_{cc}の充放電を例えば時定数5~30秒で行う。

従って、漸増開始信号④がオンされるとアナログスイッチ8bが閉じる(ミュート制御信号⑤により同時にアナログスイッチ8aも閉じる)ことにより電源電圧V_{cc}の充電を開始し、FET9のゲート電極に印加する電圧を順次増圧してソース電極-ドレイン電極間の減衰量を可変してトーン発振器7

外れ(オフ)が検出された場合、警報音としてハウラ音を所定時間送出し、加入者へ注意を喚起させる方法が取られている。

小型化と高性能化が一層推進されている自動車電話機にあっては、このハウラ音を簡易な回路方式で確実に制御するための音量制御回路が必要となる。

(従来の技術)

第3図は従来例を説明するブロック図、第4図はハウラ音の送出特性を説明する図をそれぞれ示す。

通常、ハウラ音は例えば5~30秒内でその音量を漸増させながら加入者の送受話器(図示していない)に対して送出し、加入者に対して送受話器外れを知らせている。

従って、例えば内部の制御を行う制御部(以下MPUと称する)2で送受話器外れを検知した時点で、MPU2からの漸増開始信号④が出力された時からハウラ音の送出を開始する。

の出力音量①を漸増させ、コンデンサC3及び閉じているアナログスイッチ8aを介してハウラ音②として送出する。

尚、上述のハウラ音②の漸増特性を第4図に示す。即ち、(c)の時点(-60dB程度)から(a)の位置(例えば、約-30dB程度)までがFET9の立ち上げ期間であり、(a)の位置からハウラ音②の可聴期間となり、(b)の位置(例えば、約0dB程度)が最大音量値となる。

(発明が解決しようとする問題点)

上述のような従来例の場合、FET9の特性により漸増立ち上げ位置(c)から使用する音量範囲である(a)の位置に到達するまでの時間が約15秒程度と長くなる。

又、音量の可変はFET9の特性に依存することになるため任意の音量変化が困難である。更に、これらの制御を充放電回路等のアナログ回路で行っているためにバラツキが大きく、しかも大規模集積回路化が困難等の諸問題点がある。

本発明は、音量を可変する回路をデジタル化し大規模集積回路化すると共に、より正確で精度の高い音量制御回路を実現することを目的とする。

(問題点を解決するための手段)

第1図は本発明の原理を説明するブロック図を示す。

第1図に示す本発明の原理ブロック図中の10はデジタル制御により入力信号①の音量の減衰量を可変する可変減衰手段であり、

20は可変減衰手段10に入力する該音量を漸増させるための制御信号⑤を漸増速度決定用クロック③に基づき計数出力する計数手段であり、

30は可変減衰手段10から出力される該音量の最大値を検出する最大値検出手段であり、

40は入力信号①の音量の漸増を開始する漸増開始信号④の立ち上り又は立ち下りエッジを検出するエッジ検出手段であり、

50は音量の初期値を設定するためのクロックを

することにより、確度、精度の高い漸増音量制御が可能となると共に、デジタル回路化により大規模集積回路化が容易となる。

(実施例)

以下本発明の要旨を第2図に示す実施例により具体的に説明する。

第2図は本発明の実施例を説明するブロック図を示す。尚、全図を通じて同一符号は同一対象物を示す。

第2図に示す実施例は第1図で説明した可変減衰手段10としてデジタル制御により減衰量を可変する電子ボリューム回路10a、

計数手段20としてアップカウンタ20a、

最大値検出手段30としてアップカウンタ20aの出力から最大値を検出するデコータ回路30a、

エッジ検出手段40として漸増開始信号④の“1”の立ち上りエッジを検出するエッジ検出回路40a、

クロック切替手段50として例えば基地局内の基

切替えるクロック切替手段であり、これらを具備することにより本問題点を解決するための手段とする。

(作用)

漸増開始信号④が“0”の時は、計数手段20に人力するクロックはクロック切替手段50でマスククロック④に切替えられ供給される。

この時の計数手段20の出力の最大値が最大値検出手段30で検出されると、計数手段20へのマスククロック④の受信が停止され計数手段20には最大音量が設定される。

次に、漸増開始信号④が“1”になるとエッジ検出手段40の出力により計数手段20がリセットされ、その値はオールゼロとなり可変減衰手段10の減衰量が最大となる。

同時に、クロック切替手段50は漸増速度決定用クロック⑤側に切替えられ、この漸増速度決定用クロック⑤により計数手段20の出力値がアップし可変減衰手段10の減衰量が小さくなるように構成

準となるマスククロック④(例えば、1MHzのクロック)と漸増速度決定用のクロック⑤とをMPU2からの漸増開始信号④により切り替えるセレクト回路50aとから構成した例である。

尚、上記機能ブロック以外に論理積回路からなるゲート回路60と、第3図で説明したのと同様な機能を有するトーン発振器70及びアナログスイッチ80を有して本実施例の音量制御回路100aを構成している。

又、漸増開始信号④等本実施例の音量制御回路100aの制御は第3図で説明したのと同様にMPU2にて実施されるものとする。

セレクト回路50aの切替え制御は漸増開始信号④により行われ、漸増開始信号④が“0”の時はマスククロック④を、漸増開始信号④が“1”の時はマスククロック④を図示省略している分周回路等で分周して作成した漸増速度決定用のクロック⑤を選択し出力する。

従って、漸増開始信号④が“0”の時はマスククロック④がゲート回路60を介してアップカウン

タ20aに送出され、アップカウンタ20aはマスタクロック④に基づき計数を行う。

デコード回路30aは予め設定された範囲内の計数値(これを最大計数値とする)を検出すると、ゲート回路60を閉じてマスタクロック④の通過を阻止してアップカウンタ20aへの送出を停止し、アップカウンタ20aはその時の計数値を最大音量値としてデコード回路30a等を初期設定する。

次に、漸増開始信号⑥が"1"になると、エッジ検出回路40aによりその立ち上げエッジが検出され、エッジ検出パルス⑦が生成されこれによりアップカウンタ20aがリセットされ、アップカウンタ20aの計数値をオールゼロとする。

このアップカウンタ20aのオールゼロ値により電子ボリューム回路10aは最大減衰量を有するよう制御される。

従って、電子ボリューム回路10aに入力するトーン発振器70からの信号①(2KHzの周波数とする)は最小の音量に電子ボリューム回路10aで減衰されたハウラ音②として送出される。

来る。

4 図面の簡単な説明

第1図は本発明の原理を説明するブロック図、
第2図は本発明の実施例を説明するブロック図、
第3図は従来例を説明するブロック図、
第4図はハウラ音の送出特性を説明する図、
をそれぞれ示す。

図において、

1,100,100aは音量制御回路、
7,70はトーン発振器、
8a,8b,80はアナログスイッチ、
9はPET、10は減衰手段、
10aは電子ボリューム回路、
20は計数手段、
20aはアップカウンタ回路、
30は最大値検出手段、30aはデコード回路、
40はエッジ検出手段、40aはエッジ検出回路、
50はクロック切替手段、50aはセレクト回路、
60はゲート回路、

一方、セレクト回路50aは漸増開始信号⑥の"1"により漸増速度決定用のクロック④を選択しアップカウンタ20aに送出する。これにより、アップカウンタ20aは計数を行い、その出力値は電子ボリューム回路10aの減衰量を小さくして行く制御信号となる。

これにより、電子ボリューム回路10aに入力している信号①はアップカウンタ20aの出力値がアップするに伴い漸増されたハウラ音②として送出される。

次に、最大ハウラ音②に達するとデコード回路30aの最大値検出信号によりゲート回路60を閉じて漸増速度決定用のクロック④のアップカウンタ20aへの送出が停止される。

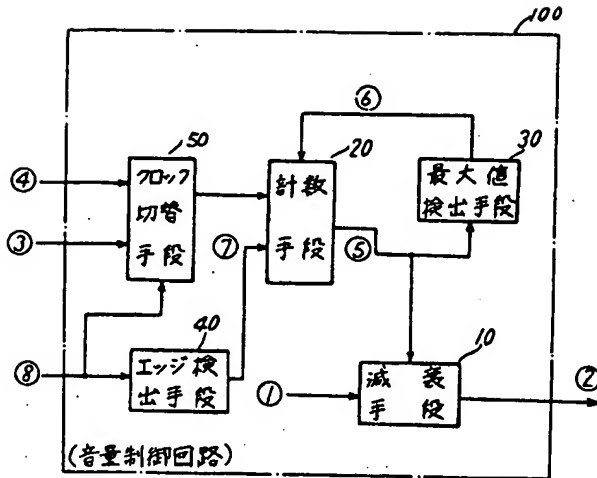
(発明の効果)

以上のような本発明によれば、ディジタル的にハウラ音の漸増を制御することにより、確度、精度の高い漸増音量制御が出来ると共に、ディジタル回路化により大規模集積回路化が容易に実現出

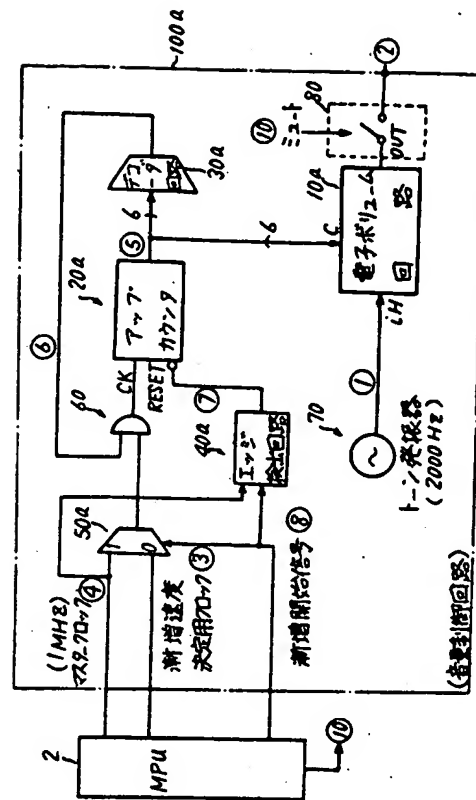
をそれぞれ示す。

代理人 弁理士 井桁貞一

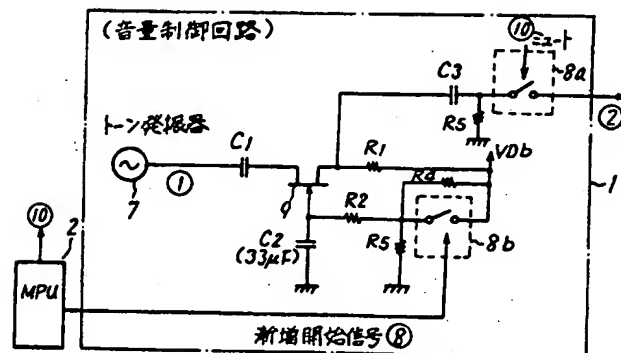




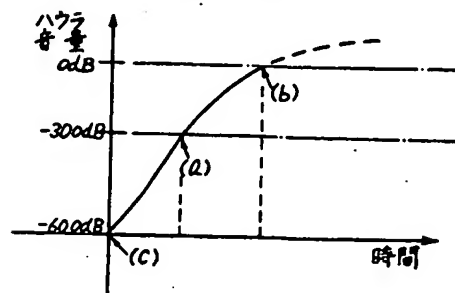
本発明の原理を説明するブロック図
第1図



本発明の実施例を説明するブロック図
第2図



従来例を説明するブロック図
第3図



ハウラ音の送出特性を説明する図
第4図